



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10051236 A**(43) Date of publication of application: **20 . 02 . 98**

(51) Int. Cl. **H03B 5/18**
H01P 7/08
H03B 1/00

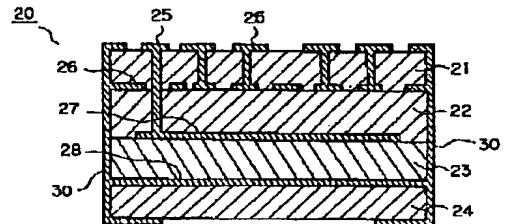
(21) Application number: **08205578**(71) Applicant: **SUMITOMO METAL IND LTD**(22) Date of filing: **05 . 08 . 96**(72) Inventor: **UCHIDA HIDEYUKI**

(54) **HIGH-FREQUENCY CIRCUIT SUCH AS VCO
 USING MULTI-LAYER BOARD**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide the high-frequency circuit, which is not affected by $\tan\delta$ and moisture absorption of a board.

SOLUTION: The high-frequency circuit 20 is shaped to omit a solid ground electrode from a high-frequency circuit with a multi-layer board, in which a tri-plate strip line resonator consisting of a center conductor and two solid ground electrodes with the center conductor inbetween, is formed. In other words, the high-frequency circuit has a multi-layer board in which a circuit pattern 25, an inner electrode 26 including at least a matching line, a resonator line 27 and the solid ground electrodes 28 are formed in different layers, and the resonance line 27 and the solid ground electrodes 28 form a strip line resonator, the solid ground electrodes 28 and the inner electrode 26 are arranged so as to interpose the resonance line 27, and no other solid ground electrode exist between the resonance line 27 and the internal electrode 26.



COPYRIGHT: (C)1998,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-51236

(43)公開日 平成10年(1998) 2月20日

| (51)Int.Cl. ⁸ | 識別記号 | 序内整理番号 | F I | 技術表示箇所 | |
|--------------------------|------|--------|---------|--------|---|
| H 0 3 B | 5/18 | | H 0 3 B | 5/18 | C |
| H 0 1 P | 7/08 | | H 0 1 P | 7/08 | |
| H 0 3 B | 1/00 | | H 0 3 B | 1/00 | E |

審査請求 有 請求項の数4 O L (全 5 頁)

(21)出願番号 特願平8-205578

(22)出願日 平成8年(1996) 8月5日

(71)出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72)発明者 内田 秀之

大阪市中央区北浜4丁目5番33号 住友金属工業株式会社内

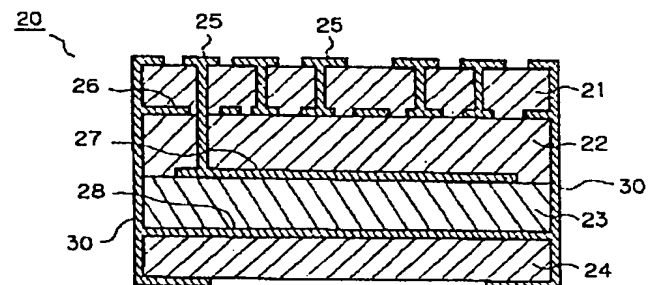
(74)代理人 弁理士 社本 一夫 (外5名)

(54)【発明の名称】 多層基板を用いたVCO等の高周波回路

(57)【要約】

【課題】 基板の $\tan \delta$ や吸湿に影響されない高周波回路を提供すること。

【解決手段】 高周波回路20は、中心導体と該中心導体を挟む2つのベタグラウンド電極とから成るトリプレート型のストリップライン共振器が内部に形成された多層基板を有する高周波回路から1つのベタグラウンド電極を省略した形状である。換言すれば、回路パターン25と、少なくとも整合ラインを含む内部電極26と、共振線路27と、ベタグラウンド電極28とが異なる層に形成され、共振線路27とベタグラウンド電極28とでストリップライン共振器を構成して成る多層基板を備え、ベタグラウンド電極28と内部電極26とは共振線路27を挟むように配置され、共振線路27と内部電極26との間には別のベタグラウンド電極が存在しない。



【特許請求の範囲】

【請求項1】 中心導体と該中心導体を挟む2つのベタグラウンド電極とから成るトリプレート型のストリップライン共振器が内部に形成された多層基板の一方の面に前記中心導体と電氣的に接続された回路パターンを設けたVCO等の高周波回路から、前記回路パターンに近い方の前記ベタグラウンド電極を省略した形状であることを特徴とする高周波回路。

【請求項2】 回路パターンと、少なくとも整合ラインを含む内部電極と、共振線路と、ベタグラウンド電極とが異なる層に形成され、該共振線路と該ベタグラウンド電極とでストリップライン共振器を構成して成る多層基板を備えるVCO等の高周波回路であって、前記ベタグラウンド電極と前記内部電極とが前記共振線路を挟むように配置され、前記共振線路と前記内部電極との間には別のベタグラウンド電極が存在しないようにしたことを特徴とする高周波回路。

【請求項3】 請求項2記載の高周波回路であって、前記ストリップライン共振器の共振周波数を決定する容量値が、前記共振線路と前記ベタグラウンド電極との間に形成される容量の値に実質的に等しいことを特徴とする高周波回路。

【請求項4】 請求項1～3のいずれか1つに記載の高周波回路であって、前記多層基板が複数の積層されたプリント基板から成ることを特徴とする高周波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、多層基板を利用したVCO（電圧制御発振器）等の高周波回路に関するもので、特に、共振器のQ値が高く、基板の吸湿に起因する周波数変動が少なく、しかも安価な高周波回路に関する。

【0002】

【従来の技術】携帯電話機やPHSが広範に使用されるに伴い、そこに使用されるVCOの小型化、低価格化が強く要望されている。これに応える提案の一例は、株式会社技術調査会発行の雑誌「エレクトロニクス実装技術」1995、10（第11巻第10号）の第33～35ページに掲載された多層チップVCOである。その断面図は図3に示すとおりであり、多層チップVCOは多くのセラミック基板を積層した多層基板1を備えている。これらのセラミック基板のうち、中央よりやや下側に位置するセラミック基板の一面には、VCOの一部を構成するストリップライン共振器の中心導体2が形成されている。また、このストリップライン共振器の接地導体板として、中心導体2を上下から挟むように、多層基板1の底面には第1のベタグラウンド電極3が形成され、適宜のセラミック基板に第2のベタグラウンド電極4が形成される。更に、多層基板1の側面は側面電極5によって被覆されており、ストリップライン共振器の中心導体

2の一端はスルーホール内の接続導体6を介して、多層基板1の表面に形成された回路パターン7に接続され、中心導体2の他端は側面電極5に接続される。これにより、終端短絡のトリプレート型ストリップライン共振器が形成される。第2のベタグラウンド電極4と多層基板1の上面との間のセラミック基板には、整合ラインやチャークライン等の受動回路として働く内部電極8が形成され、内部電極8と回路パターン7との間及び回路パターン7とベタグラウンド電極2との間は接続導体によって適宜接続される。以上のようにして、多層チップVCOが構成される。

【0003】同様の提案が特開昭63-209305号公報によりなされており、図4は同公報に開示された発振器の構造を示している。この発振器は、回路パターン10が表面に形成された第1の誘電体基板11と、ベタグラウンド電極12が表面に形成された第2の誘電体基板13と、表面に中心導体14が形成され、裏面にベタグラウンド電極15が形成された第3の誘電体基板16と、裏面に回路パターン17が形成された第4の誘電体基板18とを図示のと通りの順に積層し、更に、側面を側面電極19で覆った構造をしている。回路パターン10、17はVCOの発振器部を構成し、中心導体14と2つのベタグラウンド電極12、15とによってVCOのトリプレート型ストリップライン共振器が構成される。

【0004】

【発明が解決しようとする課題】上記のような多層基板チップVCOは、安価なプリント基板を積層して多層基板を作成することにより価格を下げることができる。しかし、プリント基板はtanδが悪いうえに比較的吸湿し易いので、図3や図4に示す構造の多層チップVCOをプリント基板を用いて製作した場合、中心導体とベタグラウンド電極との間に容量が形成されることにより、以下のような問題が生じる。即ち、多層チップVCOを小型化するにつれ、ストリップライン共振器の一方のベタグラウンド電極4、12と他方のベタグラウンド電極3、15との間の間隔が極めて狭くなるため、その分、上下のベタグラウンド電極の間に積層されたプリント基板のtanδの影響が大きく現れてストリップライン共振器の電力損失が大きくなり、そのQ値が低下する。

【0005】もう1つの問題は、プリント基板が比較的吸湿し易いことに起因する。ストリップライン共振器の共振周波数は、主に中心導体のインダクタンス、中心導体と上下のベタグラウンド電極との間の浮遊容量及びプリント基板の誘電率によって決められるが、プリント基板が吸湿するとプリント基板の誘電率が変化してしまう。このため、ストリップライン共振器の共振周波数がプリント基板の吸湿によって変化してしまうという問題が生じる。

【0006】この発明は、上記の課題を解決するために提案されたものであり、基板のtanδや基板の吸湿に

影響されにくく、小型で安価な高周波回路を提供することを目的とする。

【0007】

【課題を解決するための手段】上記の目的を達成するために、この発明は、中心導体と該中心導体を挟む2つのベタグラウンド電極とから成るトリプレート型のストリップライン共振器が内部に形成された多層基板の一方の面に前記中心導体と電気的に接続された回路パターンを設けたVCO等の高周波回路から、前記回路パターンに近い方の前記ベタグラウンド電極を省略した形状であることを特徴とする高周波回路、を提供する。

【0008】この発明の高周波回路は、別の見方をすると、回路パターンと、少なくとも整合ラインを含む内部電極と、共振線路と、ベタグラウンド電極とが異なる層に形成され、該共振線路と該ベタグラウンド電極とでストリップライン共振器を構成して成る多層基板を備えるVCO等の高周波回路であって、前記ベタグラウンド電極と前記内部電極とが前記共振線路を挟むように配置され、前記共振線路と前記内部電極との間には別のベタグラウンド電極が存在しないようにしたことを特徴とする高周波回路、であると言える。この場合、前記ストリップライン共振器の共振周波数を決定する容量値は、前記共振線路と前記ベタグラウンド電極との間に形成される容量の値に実質的に等しい。

【0009】この発明の高周波回路においては、前記多層基板は複数の積層されたプリント基板から成ることが好ましい。

【0010】

【作用】トリプレート型のストリップライン共振器の2つのベタグラウンド電極のうち、内部電極に近い方のベタグラウンド電極が存在しないため、このベタグラウンド電極と共振線路との間の容量は除去される。この結果、ストリップライン共振器の共振周波数を決定する容量値は、共振線路とベタグラウンド電極との間に形成される容量の値に実質的に等しくなり、高周波回路への基板の $\tan \delta$ による影響が低減される。しかも、基板の吸湿による基板の誘電率の変化によってストリップライン共振器の共振周波数が変動する度合いが小さくなる。

【0011】

【発明の実施の形態】図1は、この発明に係る高周波回路の1つの実施の形態を概略的に示す断面図である。この高周波回路20は複数層の（図1においては第1層～第4層の）プリント基板21、22、23、24を積層した多層基板を有する。第1層のプリント基板21の表面には、第1層の電極である回路パターン25が形成されており、回路パターン25に対して回路部品が取り付けられる。第2層のプリント基板22の表面には、第2層の電極である整合ラインやチョークライン等の受動回路を含む内部電極26が形成され、第3層のプリント基板23の表面には、ストリップライン共振器の共振線路

27が第3層の電極として形成され、第4層のプリント基板24の表面には、ストリップライン共振器のベタグラウンド電極28が第4層の電極として形成されている。図1の高周波回路は、上記の第1層～第4層の電極をそれぞれ第1層～第4層のプリント基板21～24にそれぞれ形成してから積層し、その側面に側面電極30を形成することによって製作される。プリント基板21～24の所要個所にはスルーホールが形成されており、その内面に導体を形成することによって回路パターン25、内部電極26及び中心導体27の間を適宜接続し、高周波回路を構成することは勿論である。

【0012】図1から明らかとなり、この発明に係る高周波回路は、図3及び図4に示す従来のトリプレート型のストリップライン共振器の2つのグラウンド電極のうちの内部電極に近い方のベタグラウンド電極を省略した形状をしている点を特徴とする。従来のトリプレート型のストリップライン共振器は、中心導体を誘電体基板を介して上下からベタグラウンド電極で挟む構造であるので、しかも、内部電極と中心導体との間に1つのベタグラウンド電極が配置されていて、ベタグラウンド電極と中心導体との間隔が小さいので、中心導体とその上下のベタグラウンド電極との間に形成される容量の値は、積層されたプリント基板の $\tan \delta$ やプリント基板の吸湿によって大きく変化してしまう。このため、ストリップライン共振器の特性、したがってVCO等の高周波回路の特性が変動することは前記したとおりである。

【0013】これを防止するため、この発明は、従来のトリプレート型のストリップライン共振器の2つのベタグラウンド電極のうち、内部電極に近い方のベタグラウンド電極を省略するようにしたものである。これにより、従来のトリプレート型のストリップライン共振器の中心導体と内部電極に近い方のベタグラウンド電極との間に形成されていた容量は除去されることになる。

【0014】したがって、この発明に係る高周波回路のストリップライン共振器は、従来のトリプレート型のストリップライン共振器に比べて容量が減少するので、プリント基板の $\tan \delta$ や誘電率によって影響される度合いが低くなる。内部電極に近い方のベタグラウンド電極を省略した結果、共振線路27をベタグラウンド電極28から離して配置することが可能になるので、共振線路27とベタグラウンド電極28との間の容量を減らすことができ、ストリップライン共振器の共振周波数の変動を低減することができる。更に、従来のトリプレート型のストリップライン共振器を用いた高周波回路に比べて、電極の層が1つ減ったことになるので、製造コストが低減される。

【0015】以下、第1層～第4層の電極の具体例について図2を用いて説明する。なお、回路パターンや電極を構成する導体は黒く塗りつぶされ、白い部分がプリント基板の面である。

5

【0016】図2の(a)は、第1層のプリント基板21の表面に形成された第1層の電極である回路パターン25の一例を示している。回路パターン25は高周波回路20の増幅器、発振器等を構成するよう所要の形状を有し、これに回路部品が電氣的に接続される。

【0017】(b)は、第2層のプリント基板22の表面に形成された第2層の電極である内部電極26の一例を示している。内部電極26は高周波回路のための整合ラインやチョークライン等の受動回路を含む。内部電極26と回路パターン25とは所定の個所でスルーホール31を介して電氣的に接続される。

【0018】(c)は、第3層のプリント基板23の表面に形成された第3層の電極である共振線路27の一例を示している。共振線路27は、所定の周波数で共振するよう、この図では蛇行した形状をしている。

【0019】(d)は、第4層のプリント基板24の表面に形成されたベタグランド電極28の一例を示しており、裏面には端子電極が形成されている(図示せず)。なお、端子電極が不要の場合には、ベタグランド電極28を第3層のプリント基板23の裏面に形成し、第4層のプリント基板24と端子電極とを省略してもよい。

【0020】

【実施例】以上、図1～図2により説明した構成の高周波回路を5.0×5.0×0.8mmの大きさに製作した。その特性を測定したところ、ストリップライン共振器のQ値が向上し、C/Nが最高で5dB改善され、この高周波回路が吸湿したときの周波数変動は、従来のものに比べて50%低減された。

【0021】

【発明の効果】以上、図を参照しながら1つの実施の形

6

態について詳述したところから明らかなとおり、この発明は、トリプレート型のストリップライン共振器の2つのベタグランド電極のうち内部電極に近い方のベタグランド電極を省略した形状としたため、ストリップライン共振器は基板の $\tan \delta$ による影響を受けにくくなり、ストリップライン共振器のQ値を向上させることができる。しかも、基板の吸湿によって基板の誘電率が変化しても、それによってストリップライン共振器の共振周波数が変動する度合を従来に比べて極めて小さくすることができる。

【0022】更に、この発明は、基板の $\tan \delta$ や吸湿による影響が軽減された結果、安価なプリント基板を用いて多層基板を構成することができるので、安価な高周波回路を提供することが可能になる。

【図面の簡単な説明】

【図1】この発明に係る高周波回路の1つの実施の形態の構成を概略的に示す断面図である。

【図2】図1の高周波回路の各層の回路パターンの形状の一例を示す図である。

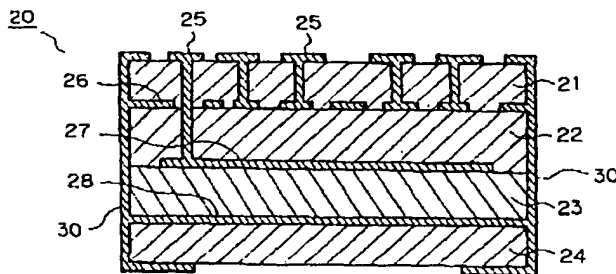
【図3】従来の高周波回路の一例を説明するための断面図である。

【図4】従来の高周波回路の他の例を説明するための図である。

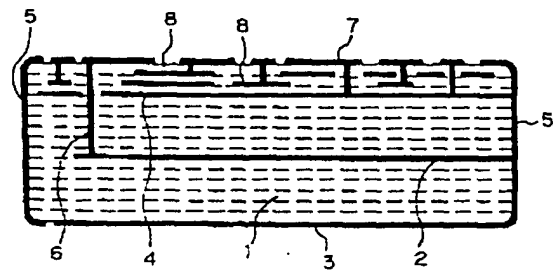
【符号の説明】

20：高周波回路、21：第1層のプリント基板、22：第2層のプリント基板、23：第3層のプリント基板、24：第4層のプリント基板、25：回路パターン、26：内部電極、27：共振線路、28：ベタグランド電極、30：側面電極、31：スルーホール

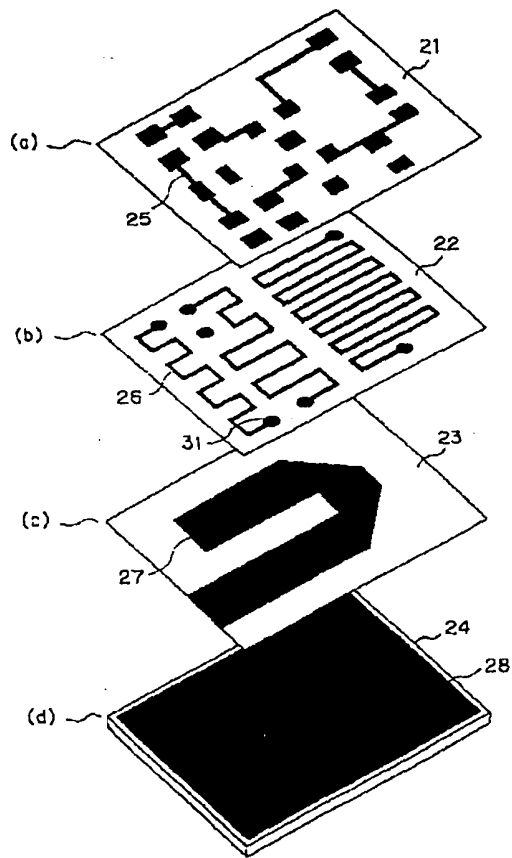
【図1】



【図3】



【図 2】



【図 4】

